(19) JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002110718 A**

(43) Date of publication of application: **12.04.02**

(51) Int. Cl **H01L 21/56**
H01L 21/301

(21) Application number: **2000298941**

(22) Date of filing: **29.09.00**

(71) Applicant: **HITACHI LTD HITACHI HOKKAI SEMICONDUCTOR LTD**

(72) Inventor: **FUJISAWA ATSUSHI**

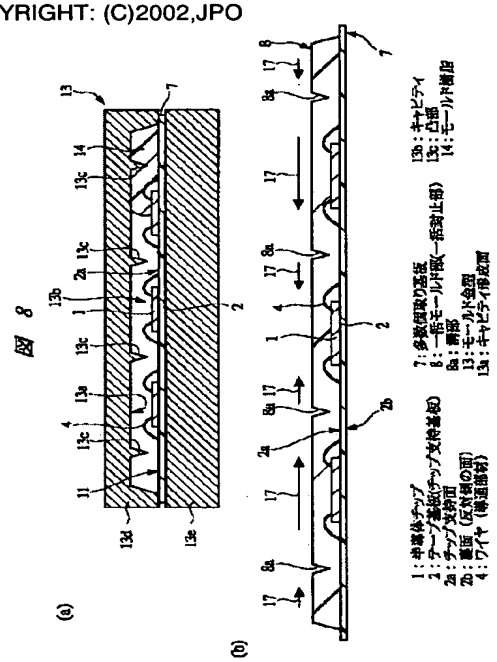
(54) MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE

COPYRIGHT: (C)2002,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To improve assembling by reducing warpage of an in-batch sealing part.

SOLUTION: A semiconductor device comprises a tape board 2 for supporting a semiconductor chip 1, a wire 4 connecting the pad of the semiconductor chip 1 and the connection terminal of the tape board 2, a sealing part for sealing the semiconductor chip 1 by a resin and formed on the chip support face 2a of the tape board 2, and a plurality of soldering balls provided on the rear face 2b of the tape board 2. After subjecting a plurality of device region to batch molding for batch molding by the resin, dicing is made into pieces, a groove part 8a is formed on the surface when a batch mold part 8 is formed by performing the collective molding using a mold metal mold 13 providing a projection part 13c on a cavity forming face 13a, thereby the tension stress of the surface of a batch mold part 8 is relaxed by the groove part 8a during curing contraction of a mold resin 14, and the warp of the batch mold part 8 is reduced, after resin curing.



(19)日本国特許庁（ＪＰ）　(12)公開特許公報（Ａ）　(11)特許出願公開番号
特開2002－110718
（P2002－110718A）
(43)公開日　平成14年４月12日(2002.4.12)

(51)Int.Cl.[7]	識別記号	Ｆ Ｉ	テーマコード（参考）
Ｈ０１Ｌ　21/56		Ｈ０１Ｌ　21/56	Ｔ　５Ｆ０６１
21/301		21/78	Ｌ
			Ｑ

審査請求　未請求　請求項の数18　ＯＬ　（全 27 頁）

(21)出願番号　特願2000－298941(P2000－298941)

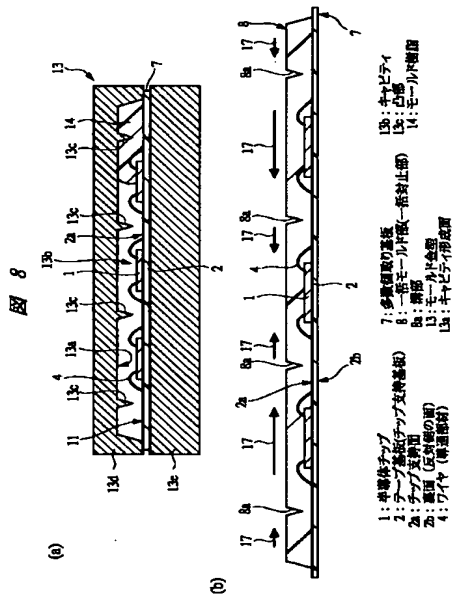
(22)出願日　平成12年９月29日(2000.9.29)

(71)出願人　000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目６番地
(71)出願人　000233594
日立北海セミコンダクタ株式会社
北海道亀田郡七飯町字中島145番地
(72)発明者　藤沢　敦
北海道亀田郡七飯町字中島145番地　日立北海セミコンダクタ株式会社内
(74)代理人　100080001
弁理士　筒井　大和

Ｆターム(参考)　5F061 AA01 BA01 BA03 CA21 DA01

(54)【発明の名称】　半導体装置の製造方法

(57)【要約】
【課題】　一括封止部の反りを低減して組み立て性を向上する。
【解決手段】　半導体チップ１を支持するテープ基板２と、半導体チップ１のパッドとテープ基板２の接続端子とを接続するワイヤ４と、半導体チップ１を樹脂封止し、かつテープ基板２のチップ支持面２ａに形成される封止部と、テープ基板２の裏面２ｂに設けられた複数の半田ボールとからなり、複数のデバイス領域を一括して樹脂モールドする一括モールドを行った後、ダイシングして個片化するものであり、キャビティ形成面１３ａに凸部１３ｃが設けられたモールド金型１３を用いて一括モールドを行うことにより、一括モールド部８が形成される際にその表面に溝部８ａが形成され、これにより、モールド樹脂１４の硬化収縮時の一括モールド部８の表面の引っ張り応力を溝部８ａによって緩和して樹脂硬化後の一括モールド部８の反りを低減する。



【特許請求の範囲】

【請求項１】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に溝部が形成された一括封止部を形成する工程と、
前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項２】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板とこのチップ支持基板を支持するフレーム部材とからなるフレーム搬送体を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に溝部が形成された一括封止部を形成する工程と、
前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して個片化する工程とを有することを特徴とする半導体装置の製造方法。

【請求項３】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に複数の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に複数の溝部が形成された一括封止部を形成する工程と、
前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に複数の前記溝部が形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項４】　請求項１，２または３記載の半導体装置の製造方法であって、前記キャビティ形成面に複数の前記凸部が網の目状に設けられたモールド金型を用いて、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に網の目状に前記溝部が形成された一括封止部を形成した後、前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に前記溝部が網の目状に形成された半導体装置を組み立てることを特徴とする半導体装置の製造方法。

【請求項５】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面にダイシングラインに対応した格子状の凸部とが設けられたモールド金型を用いて、
前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所に前記凸部によって溝部が形成された一括封止部を形成する工程と、
前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項６】　樹脂封止形の半導体装置の製造方法であ

って、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティと、このキャビティを形成するキャビティ形成面にダイシングラインおよびその周囲に対応した複数の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所とその内側領域とに前記凸部によって溝部が形成された一括封止部を形成する工程と、
前記ダイシングラインに対応した前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項７】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板とこのチップ支持基板を支持するフレーム部材とからなるフレーム搬送体を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面にダイシングラインに対応した格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所に前記凸部によって溝部が形成された一括封止部を形成する工程と、
前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して個片化する工程とを有することを特徴とする半導体装置の製造方法。

【請求項８】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に複数種類の半導体装置サイズのダイシングラインに対応した格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面の複数種類の半導体装置サイズに応じたダイシングラインに対応した箇所に前記凸部によって溝部が形成された一括封止部を形成する工程と、
それぞれの半導体装置サイズに応じたダイシングラインに対応した箇所の前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項９】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に複数の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面にダイシングラインとは異なった向きに複数の溝部が形成された一括封止部を形成する工程と、
前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面にダイシングラインとは異なった向きに複数の前記溝部が形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項１０】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チッ

プ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に複数種類の高さの凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に形成箇所ごとに異なった深さの溝部が形成された一括封止部を形成する工程と、
前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に複数の前記溝部が形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項１１】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティと、このキャビティを形成するキャビティ形成面にダイシングラインおよびその周囲に対応した複数種類の高さの凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所とその内側領域とに前記凸部によって前記ダイシングラインに対応した箇所の溝部が前記内側領域の溝部より深く形成された一括封止部を形成する工程と、
前記ダイシングラインに対応した前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に複数の前記溝部が形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項１２】　請求項１１記載の半導体装置の製造方法であって、前記一括封止部の前記ダイシングラインに対応した箇所に形成される溝部の深さを、前記一括封止部の厚さの約１／２に形成することを特徴とする半導体装置の製造方法。

【請求項１３】　請求項１１または１２記載の半導体装置の製造方法であって、前記一括封止部においてその表面の前記内側領域に形成される溝部を、前記導通部材であるワイヤによって形成されたワイヤループに到達しない深さに形成することを特徴とする半導体装置の製造方法。

【請求項１４】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成する長方形のキャビティ形成面に２種類の高さの格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、長方形の表面のダイシングラインに対応した箇所に前記凸部によって幅方向に平行な溝部が長手方向に平行な溝部より深く形成された一括封止部を形成する工程と、
２種類の深さの溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項１５】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、
前記キャビティによって前記複数のデバイス領域を一括に覆った状態でモールド樹脂を供給して前記半導体チップを樹脂封止して一括封止部を形成する工程と、
前記モールド樹脂を硬化させて前記一括封止部を形成した後、前記一括封止部の表面に溝部を形成する工程と、
前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項１６】　請求項１５記載の半導体装置の製造方法であって、前記一括封止部の表面への前記溝部の形成は、前記モールド樹脂を硬化させて前記一括封止部を形成した後、外部端子であるバンプ電極の前記チップ支持

基板への取り付け前にダイシング用のブレードによって行うことを特徴とする半導体装置の製造方法。

【請求項１７】　樹脂封止形の半導体装置の製造方法であって、
複数のデバイス領域を有するチップ支持基板を準備する工程と、
前記デバイス領域に半導体チップを搭載する工程と、
前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、
前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うようにポッティング樹脂を塗布して前記ポッティング樹脂によって前記半導体チップを樹脂封止して一括封止部を形成する工程と、
前記ポッティング樹脂を硬化させて前記一括封止部を形成した後、前記一括封止部の表面に溝部を形成する工程と、
前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項１８】　請求項１乃至１７の何れか１項に記載の半導体装置の製造方法であって、前記チップ支持基板としてテープ基板を用いることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、半導体製造技術に関し、特に半導体装置の歩留りおよび品質向上に適用して有効な技術に関する。

【０００２】

【従来の技術】半導体集積回路が形成された半導体チップを有する半導体装置（半導体パッケージ）において、外部端子としてバンプ電極（例えば、半田ボール）が設けられ、かつ半導体チップを支持するチップ支持基板を備えたものの一例として、ＣＳＰ（Chip Scale Package）やＢＧＡ（Ball Grid Array)などが知られている。

【０００３】そのうち、前記ＣＳＰは、チップサイズもしくは半導体チップより僅かに大きい程度の小形かつ薄形のものであり、チップ支持基板の一方の面すなわちチップ支持面に半導体チップが搭載され、かつこのチップ支持面側をモールドによって樹脂封止して、そこに封止部が形成される構造のものが開発されている。

【０００４】したがって、薄形化や耐熱性およびモールド樹脂との密着性などを考慮して前記チップ支持基板として、ポリイミド基材からなる薄膜のテープ基板を用いることが多い。

【０００５】さらに、ポリイミド基材からなるテープ基板を用いて製造されるＣＳＰの生産効率を向上して低コスト化を図る技術として、一括モールド方法が考案されている。

【０００６】前記一括モールド方法は、テープ基板に対応した複数のデバイス領域が区画されて連なって形成された多数個取り基板を用い、それぞれに半導体チップが搭載された複数のデバイス領域を一括に覆う状態でモールドによって樹脂封止して一括封止部を形成する方法であり、樹脂封止後、ダイシングを行って多数個取り基板および一括封止部をデバイス領域単位に分割（個片化）するものである。

【０００７】ここで、一括モールド方法を用いて組み立てられる半導体パッケージおよびその製造方法については、例えば、特開２０００－１２７４５号公報にその記載がある。

【０００８】

【発明が解決しようとする課題】ところが、前記一括モールド方法では、複数のデバイス領域を一括してモールドするため、これによって形成された一括封止部の面積が大きくなり、かつ一括封止部は比較的薄く形成されており、その結果、一括封止部に反りが発生する。

【０００９】これにより、モールド後の組み立て工程における半田ボール（バンプ電極）搭載性やテープ基板の切断性が低下することが問題となる。

【００１０】したがって、一括モールドによって形成される一括封止部では反りへの対策技術が必須となるが、前記特開２０００－１２７４５号公報には、一括モールドによって形成される面積の大きな一括封止部の反りに関する記載および反りへの対策の記載が無く、一括封止部の反りに対して考慮されていない。

【００１１】本発明の目的は、一括封止部の反りを低減して歩留り向上および原価低減を図る半導体装置の製造方法を提供することにある。

【００１２】また、本発明のその他の目的は、品質の向上を図る半導体装置の製造方法を提供することにある。

【００１３】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【００１４】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【００１５】すなわち、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った

状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に溝部が形成された一括封止部を形成する工程と、前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有するものである。

【００１６】本発明によれば、モールド樹脂の硬化収縮時の表面の引っ張り応力を溝部によって低減することができ、その結果、樹脂硬化後の一括封止部の反りを低減できる。

【００１７】これにより、モールド後の製造工程における組み立て性を向上でき、その結果、半導体装置の歩留りを向上でき、かつ原価低減化を図ることができる。

【００１８】また、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面にダイシングラインに対応した格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所に前記凸部によって溝部が形成された一括封止部を形成する工程と、前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有するものである。

【００１９】本発明によれば、一括封止部が形成される際にその表面のダイシングラインに対応した箇所に溝部が形成されるため、モールド樹脂の硬化収縮時の表面の引っ張り応力を溝部によって低減することができ、その結果、樹脂硬化後の一括封止部の反りを低減できる。

【００２０】さらに、一括封止部においてダイシングラインに対応した箇所に溝部が形成されることにより、一括封止部がある程度反っている際に、モールド後のダイシング工程でブレードの押し付け力によって一括封止部に付与される応力を、ダイシングラインに対応した溝部に集中させることができ、これにより、一括封止部の表面にかかる応力を緩和できるとともに、クラックが形成されるとしてもダイシングラインに対応した溝部に形成できる。

【００２１】また、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティと、このキャビティを形成するキャビティ形成面にダイシングラインおよびその周囲に対応した複数の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所とその内側領域とに前記凸部によって溝部が形成された一括封止部を形成する工程と、前記ダイシングラインに対応した前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有するものである。

【００２２】さらに、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に複数種類の半導体装置サイズのダイシングラインに対応した格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面の複数種類の半導体装置サイズに応じたダイシングラインに対応した箇所に前記凸部によって溝部が形成された一括封止部を形成する工程と、それぞれの半導体装置サイズに応じたダイシングラインに対応した箇所の前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有するものである。

【００２３】本発明によれば、一括封止部に複数種類の半導体装置サイズのそれぞれのダイシングラインに対応した溝部を形成できるため、半導体装置の種々の大きさに対応させて１つのモールド金型を用いることができ、その結果、半導体装置のサイズに関係なくモールド金型の共通化を図ることができる。

【００２４】また、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティと、このキャビティを形成するキャビティ形成面にダイシングラインおよびその周囲に対応した複数種類の高さの凸部とが設けられたモールド金型を用いて、前記キャビティによ

って前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所とその内側領域とに前記凸部によって前記ダイシングラインに対応した箇所の溝部が前記内側領域の溝部より深く形成された一括封止部を形成する工程と、前記ダイシングラインに対応した前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に複数の前記溝部が形成された半導体装置を組み立てる工程とを有するものである。

【００２５】さらに、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成する長方形のキャビティ形成面に２種類の高さの格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、長方形の表面のダイシングラインに対応した箇所に前記凸部によって幅方向に平行な溝部が長手方向に平行な溝部より深く形成された一括封止部を形成する工程と、２種類の深さの溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有するものである。

【００２６】本発明によれば、一括封止部の長方形の表面のダイシングラインに対応した箇所に長方形の幅方向に平行な溝部を長手方向に平行な溝部より深く形成できる。これによって、縦横の比率が異なった表面を有する長方形の一括封止部の場合においても、反り易い長手方向の一括封止部の反りを低減することができる。

【００２７】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

【００２８】図１は本発明の実施の形態の半導体装置の製造方法によって組み立てられる半導体装置（ＣＳＰ）の構造の一例を示す図であり、（ａ）は平面図、（ｂ）は底面図、図２は図１に示すＣＳＰの構造を示す断面図、図３は図１に示すＣＳＰの製造に用いられるチップ支持基板の構造の一例を示す図であり、（ａ）は平面図、（ｂ）は（ａ）のＡ部の詳細構造を示す拡大部分平面図、図４は図１に示すＣＳＰの製造における組み立て手順の一例を示す製造プロセスフロー図、図５は図１に示すＣＳＰの製造に用いられるフレーム搬送体の構造とその組み立て方法の一例を示す部分平面図、図６は図１に示すＣＳＰの製造方法におけるダイボンディング状態の一例を示す部分断面図、図７は図１に示すＣＳＰの製造方法におけるワイヤボンディング状態の一例を示す部分断面図、図８は図１に示すＣＳＰの製造方法における一括モールド状態の一例を示す断面図であり、（ａ）はモールド樹脂充填時、（ｂ）は樹脂硬化時、図９は図１に示すＣＳＰの製造方法における一括モールド後のフレーム搬送体の状態の一例を示す部分拡大平面図、図１０は図１に示すＣＳＰの製造方法におけるバンプ搭載後の状態の一例を示す側面図、図１１は図１に示すＣＳＰの製造方法におけるダイシング状態の一例を示す断面図であり、（ａ）はダイシング前、（ｂ）はダイシング後である。

【００２９】図１、図２に示す本実施の形態の半導体装置は、半導体チップ１を支持するチップ支持基板が薄膜のテープ基板２であり、ここでは、このテープ基板２のチップ支持面２ａ側において半導体チップ１がモールドによって樹脂封止されたチップサイズもしくはそれより若干大きい程度の半導体パッケージであるＣＳＰ９を取り上げて説明する。

【００３０】また、テープ基板２のチップ支持面２ａと反対側の面（以降、裏面２ｂという）には、図１（ｂ）、図２に示すように、外部端子として複数の半田ボール（バンプ電極）３が中央部を除いてマトリクス配置で設けられている。

【００３１】なお、本実施の形態のＣＳＰ９は、図５に示すようなフレーム搬送体１１のフレーム部材１１ａに取り付けられた多数個取り基板７を用いて、ダイシングライン７ｂによって区画形成された複数のデバイス領域７ａを一括に覆う状態で樹脂モールドし（以降、これを一括モールドという）、これによって形成された図９および図１０に示す一括モールド部（一括封止部）８をモールド後にダイシングして個片化したものである。

【００３２】ＣＳＰ９の構造を説明すると、半導体チップ１を支持する薄膜のフィルム状のテープ基板２と、半導体チップ１の表面電極であるパッド１ａとこれに対応するテープ基板２の接続端子（電極）２ｃとを接続するワイヤ（導通部材）４と、半導体チップ１およびワイヤ４を樹脂封止し、かつテープ基板２のチップ支持面２ａに形成される封止部６と、テープ基板２の裏面２ｂに外部端子として設けられた複数のバンプ電極である半田ボール３とから構成されている。

【００３３】なお、ＣＳＰ９は、一括モールドを行った後、ダイシングして個片化されるものであり、その際、図８（ａ）に示すモールド金型１３の上型１３ｄのキャビティ１３ｂを形成するキャビティ形成面１３ａに、図５に示すダイシングライン７ｂに対応した箇所に突起部

である凸部１３ｃが形成され、これにより、モールド時にこの凸部１３ｃによって一括モールド部８に図１０に示す溝部８ａが形成され、この溝部８ａに沿ってダイシングを行うことにより、溝部８ａの一部である図２に示す傾斜部６ａが、ダイシング後、封止部６の表面の周縁角部に形成されたものである。

【００３４】ただし、図８（ａ）では、モールド金型１３の上型１３ｄにキャビティ形成面１３ａが形成され、かつこのキャビティ形成面１３ａに凸部１３ｃが形成されている場合を示しているが、モールド金型１３の上下を反対にし、モールド金型１３の下型１３ｅにキャビティ形成面１３ａに形成され、かつ下型１３ｅのキャビティ形成面１３ａにダイシングライン７ｂに対応した凸部１３ｃが形成されていてもよい。

【００３５】ここで、一括モールドに用いられる図８（ａ）に示すモールド樹脂１４は、例えば、熱硬化性のエポキシ樹脂などであり、これによって一括モールド部８が形成され、さらに、ダイシングによって個片化されて封止部６が形成される。

【００３６】また、テープ基板２は、ＣＳＰ９の薄形化、モールド樹脂１４との密着性、耐熱性および耐吸湿性などを考慮したものが好ましく、例えば、ポリイミドテープなどからなる薄膜の配線基板であるが、エポキシ系の樹脂などを基材に用いたものであってもよい。

【００３７】さらに、テープ基板２には、図３（ａ），（ｂ）に示すように、そのチップ支持面２ａに銅箔などからなる複数のバンプランド２ｅ、接続端子２ｃおよび配線部２ｄが形成されており、それぞれバンプランド２ｅとこれに対応する接続端子２ｃとが配線部２ｄによって結線されている。

【００３８】なお、テープ基板２の裏面２ｂには、複数のバンプランド２ｅのそれぞれが露出しており、そこに半田ボール３がそれぞれ配置される。

【００３９】また、図２に示すように、半導体チップ１は、例えば、シリコンなどによって形成され、かつその主面１ｂに半導体集積回路が形成されるとともに、主面１ｂの周縁部には表面電極である複数のパッド１ａが形成されている。

【００４０】さらに、半導体チップ１は、エポキシ系の絶縁性接着材（非導電性の熱硬化性または熱可塑性の接着材など）であるダイボンド材５によってテープ基板２のチップ支持面２ａのほぼ中央付近に固着されている。

【００４１】また、ワイヤボンディングによって接続されるワイヤ４は、例えば、金線やアルミニウム線などであり、半導体チップ１のパッド１ａとこれに対応するテープ基板２の接続端子２ｃとを接続している。

【００４２】さらに、テープ基板２の接続端子２ｃに導通して接続された外部端子である複数の半田ボール３は、テープ基板２の裏面２ｂにその中央部を除いてマトリクス配置で設けられており、したがって、半導体チップ１のパッド１ａとこれに対応する外部端子である半田ボール３とがワイヤ４および接続端子２ｃさらに配線部２ｄおよびバンプランド２ｅを介して接続されている。

【００４３】次に、本実施の形態の半導体装置であるＣＳＰ９の製造方法を、図４に示すプロセスフロー図にしたがって説明する。

【００４４】なお、本実施の形態のＣＳＰ９の製造方法は、チップ支持基板として薄膜のフィルム状のテープ基板２を用いる場合であり、複数のテープ基板２がマトリクス配置で繋がって形成された図５に示す多数個取り基板７を用い、この多数個取り基板７に区画形成された複数の同サイズのデバイス領域であるデバイス領域７ａを一括に覆う状態で樹脂モールドして、その後、ダイシングによって個片化してＣＳＰ９を製造するものである。

【００４５】まず、図４のステップＳ１に示すフレーム搬送体準備を行う。

【００４６】ここでは、半導体チップ１を支持可能な複数（本実施の形態では９つ）のテープ基板２を有し、かつ図５に示すように、各々のテープ基板２に対応する９つのデバイス領域７ａが区画形成された多数個取り基板７と、この多数個取り基板７を支持するフレーム部材１１ａとからなるフレーム搬送体１１を準備する。

【００４７】その際、まず、複数（本実施の形態では９つ）のデバイス領域７ａである薄膜のテープ基板２が３行×３列のマトリクス配置で繋がって設けられた多数個取り基板７を複数有するテープ状の多連ベース基板１２を用意する。

【００４８】さらに、この多連ベース基板１２を、図５に示すように、個々の多数個取り基板７ごとに切断分離し、それぞれの多数個取り基板７を銅などからなるフレーム部材１１ａに貼り付けてフレーム搬送体１１を形成する。

【００４９】すなわち、フレーム搬送体１１は、複数の多数個取り基板７と、これらの多数個取り基板７が張り付けられるフレーム部材１１ａとからなる。

【００５０】なお、フレーム搬送体１１の準備については、前記形成方法により半導体製造工程内で組み立ててもよいし、予め外部で形成されたフレーム搬送体１１を納入してもよい。

【００５１】ここで、複数のデバイス領域７ａを有する多連ベース基板１２の製造方法について説明する。

【００５２】まず、多連ベース基板１２の基材は、例えば、ポリイミドやエポキシなどの絶縁性樹脂からなり、さらに、この基材に、接着材を貼り付ける。なお、前記接着材を使用せずに熱圧着を行ってもよい。

【００５３】その後、それぞれのデバイス領域７ａのバンプランド配置箇所に打ち抜き金型またはレーザなどを用いて貫通孔２ｆ（図２参照）を形成し、そこに銅箔などの導体を接着する。

【００５４】なお、基材に前記導体を貼り付けた後、打

ち抜き金型またはレーザなどを用いて貫通孔２ｆを形成してもよい。

【００５５】その後、エッチングにより、配線パターンを形成する。これによって、バンプランド２ｅ、配線部２ｄおよび接続端子２ｃが形成される。

【００５６】なお、配線部２ｂおよび接続端子２ｃとの接触を避けるために、半導体チップ１が搭載される領域の配線部２ｂおよび接続端子２ｃ上に（例えば、ソルダレジスト膜などによる）絶縁層を形成するようにしてもよい。

【００５７】さらに、接続端子２ｃにワイヤボンディング可能なめっき（例えば、Ｎｉ－Ａｕ、Ｎｉ－Ｐｄ－Ａｕ、Ｎｉ－ＰｄまたはＮｉ－Ｓｎなど）を被覆して、図５に示す多連ベース基板１２を形成する。

【００５８】その後、多連ベース基板１２をそれぞれの多数個取り基板７ごとに切断分離し、エポキシ系の接着剤などを用いてそれぞれの多数個取り基板７をフレーム部材１１ａの所定箇所に貼り付け、これによって、フレーム搬送体１１を完成させる。

【００５９】なお、フレーム搬送体１１を用いてＣＳＰ９を組み立てることにより、組み立て工程における搬送性およびハンドリング性を向上できる。

【００６０】その後、図４のステップＳ２に示すダイボンディングを行う。

【００６１】その際、主面１ｂに所望の半導体集積回路が形成された半導体チップ１を準備し、フレーム搬送体１１の図５に示す多数個取り基板７のデバイス領域７ａに、図２に示すダイボンド材５を塗布して図６に示すように半導体チップ１を搭載する。

【００６２】なお、ダイボンド材５は、例えば、絶縁性接着材（非導電性の熱硬化性または熱可塑性の接着材）などであり、このダイボンド材５と半導体チップ１の裏面１ｃとを接合する。

【００６３】その後、ステップＳ３に示すワイヤボンディングを行う。

【００６４】ここでは、図２に示すように、半導体チップ１の主面１ｂの周縁部に設けられた表面電極であるパッド１ａと、これに対応するテープ基板２に形成された接続端子２ｃ（電極）とを、図７に示すように、金線などのワイヤ４（導通部材）を用いたワイヤボンディングによって接続する。

【００６５】ワイヤボンディング後、ステップＳ４に示す一括モールドを行う。

【００６６】その際、まず、図８（ａ）に示すような、多数個取り基板７のチップ支持面２ａ側において複数の図５に示すデバイス領域７ａを一括に覆うキャビティ１３ｂと、このキャビティ１３ｂを形成するキャビティ形成面１３ａに図５に示すダイシングライン７ｂに対応した格子状の突起部である凸部１３ｃとが設けられたモールド金型１３を準備する。

【００６７】なお、本実施の形態は、トランスファーモールド用のモールド金型１３を用いる場合であり、上型１３ｄと下型１３ｅとからなるモールド金型１３のうち、上型１３ｄにキャビティ１３ｂを形成するキャビティ形成面１３ａが形成され、このキャビティ形成面１３ａにダイシングライン７ｂに対応した格子状の凸部１３ｃが設けられている。

【００６８】さらに、一括モールドによって図１０に示す一括封止部である一括モールド部８を形成する際に、一括モールド部８のダイシングライン７ｂに対応した箇所に形成される溝部８ａの深さを、一括モールド部８の厚さの約１／２程度に形成することが好ましい。

【００６９】したがって、モールド金型１３の上型１３ｄのキャビティ形成面１３ａに形成される凸部１３ｃも、キャビティ１３ｂの深さの約１／２程度の高さにすることが好ましい。

【００７０】ただし、凸部１３ｃの高さは、キャビティ１３ｂの深さの約１／２程度に限定されるものではなく、それ以上であっても、また、それ以下であってもよい。

【００７１】その後、図８（ａ）に示すように、モールド金型１３の上型１３ｄと下型１３ｅとの間に、キャビティ１３ｂ内に半導体チップ１とワイヤ４とが配置されるようにフレーム搬送体１１をセットし、１つのキャビティ１３ｂによって図５に示す複数（本実施の形態では９つ）のデバイス領域７ａを一括に覆う。

【００７２】この状態で、キャビティ１３ｂ内にモールド樹脂１４を供給してキャビティ１３ｂ内にモールド樹脂１４を充填させ、これにより、半導体チップ１とワイヤ４とを樹脂封止する。

【００７３】なお、モールド樹脂１４として、例えば、エポキシ系の熱硬化性樹脂などを用いる。

【００７４】その後、モールド樹脂１４を硬化させて図８（ｂ）に示す一括モールド部８を形成する。その際、一括モールド部８には、その表面のダイシングライン７ｂ（図５参照）に対応した箇所にモールド金型１３の凸部１３ｃによって溝部８ａが形成される。

【００７５】したがって、この溝部８ａが形成されたことにより、樹脂硬化時の一括モールド部８のレジン収縮１７による反りが開放され、その結果、フレーム搬送体１１における一括モールド部８の反りが低減（緩和）される。

【００７６】また、溝部８ａによって囲まれた個々のデバイス領域７ａの内側では、樹脂硬化時のレジン収縮による反りは発生するが、個々のデバイス領域７ａは一括モールド部８と比較して狭いため、個々のデバイス領域７ａ内では組み立て性を大きく低下させるほどの反りは発生しない。

【００７７】これにより、一括モールドを終了する。

【００７８】なお、モールド後には、図９に示すよう

に、モールド樹脂１４によるランナ１５が形成されているため、ランナ１５を一括モールド部８との接合部付近で折り曲げて取り除く。

【００７９】その後、図４のステップＳ５に示すバンプ搭載を行って、図１０に示すように、多数個取り基板７の図２に示す各テープ基板２の裏面２ｂに外部端子である半田ボール（バンプ電極）３を取り付ける。

【００８０】その際、半田ボール３を、図３に示すテープ基板２のバンプランド２ｅに、例えば、赤外線リフローなどによって溶融させて取り付ける。

【００８１】なお、半田ボール３の取り付けについては、一括モールド後のダイシング前に行ってもよいし、あるいは、ダイシング後に行ってもよい。

【００８２】その後、ステップＳ６に示すダイシングを行う。

【００８３】ここでは、一括モールド部８に形成された溝部８ａに沿って図５に示すデバイス領域７ａ単位に多数個取り基板７および一括モールド部８を分割して個片化する。

【００８４】その際、まず、図１１（ａ）に示すように、一括モールド部８の表面にダイシングテープ１６を貼り付け、ダイシングステージ上に固定する。その後、図１１（ｂ）に示すダイシング用の切断刃であるブレード１０を用いてフルダイシングによって切断（個片化）を行う。

【００８５】これにより、ＣＳＰ９が製造される。

【００８６】なお、ダイシング時には、テープ基板２側からブレード１０を挿入して切断することにより、ダイシング時にテープ基板２の剥離の発生を防止することができる。

【００８７】本実施の形態の半導体装置（ＣＳＰ９）の製造方法によれば、以下のような作用効果が得られる。

【００８８】すなわち、キャビティ形成面１３ａに凸部１３ｃが設けられたモールド金型１３を用いて一括モールドを行うことにより、一括モールド部８が形成される際にその表面に溝部８ａが形成される。したがって、モールド樹脂１４の硬化収縮時の一括モールド部８の表面の引っ張り応力を溝部８ａによって低減（緩和）して、図８（ｂ）に示すように、レジン収縮１７を小さくすることができ、その結果、樹脂硬化後の一括モールド部８の反りを低減できる。

【００８９】これにより、モールド後の製造工程における組み立て性を向上できる。例えば、モールド後の組み立て工程における半田ボール３の搭載性やテープ基板２（多数個取り基板７）の切断性などの低下を防止できる。

【００９０】その結果、ＣＳＰ９の歩留りを向上でき、これによって、原価低減化を図ることができる。さらに、モールド後の製造工程における組み立て性を向上できるため、品質上のトラブルの発生も低減でき、したがって、ＣＳＰ９の品質向上を図ることができる。

【００９１】なお、本実施の形態の場合、キャビティ形成面１３ａにダイシングライン７ｂに対応した格子状の凸部１３ｃが設けられたモールド金型１３を用いて一括モールドを行うことにより、一括モールド部８が形成される際にその表面のダイシングライン７ｂに対応した箇所に溝部８ａが形成される。

【００９２】これによって、モールド樹脂１４の硬化収縮時の一括モールド部８の表面の引っ張り応力を溝部８ａによって低減（緩和）することができ、その結果、図８（ｂ）に示すレジン収縮１７を小さくできる。

【００９３】したがって、樹脂硬化後の一括モールド部８の反りを低減できる。

【００９４】さらに、一括モールド部８においてダイシングライン７ｂに対応した箇所に溝部８ａが形成されることにより、一括モールド部８がある程度反っている際に、モールド後のダイシング工程でブレード１０の押し付け力によって一括モールド部８に付与される応力を、ダイシングライン７ｂに対応した溝部８ａに集中させることができる。

【００９５】これにより、一括モールド部８の表面にかかる応力を緩和できるとともに、クラックが形成されるとしてもダイシングライン７ｂに対応した溝部８ａに形成でき、その結果、個々のＣＳＰ９の封止部６にクラックが形成されることを防止できる。

【００９６】また、一括モールド部８のダイシングライン７ｂに対応した箇所に形成される溝部８ａの深さを一括モールド部８の厚さの約１／２以下に形成することにより、モールド時のモールド樹脂１４のキャビティ１３ｂ内での流れが妨げられることなく、一括モールド部８の反りを低減できる。

【００９７】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【００９８】例えば、前記実施の形態では、一括モールド部８において複数の同サイズのデバイス領域７ａ（ＣＳＰ９）に対してそれぞれのダイシングライン７ｂに対応した箇所に溝部８ａが形成される場合を説明したが、図１２の変形例に示すように、溝部８ａを複数種類のＣＳＰサイズに応じたダイシングライン７ｂに対応した箇所に形成してもよい。

【００９９】すなわち、キャビティ形成面１３ａに複数種類のＣＳＰサイズのダイシングライン７ｂに対応した格子状の凸部１３ｃが設けられたモールド金型１３を用いて一括モールドを行うことにより、表面の複数種類のＣＳＰサイズに応じたダイシングライン７ｂに対応した箇所に凸部１３ｃによって溝部８ａが形成された一括モールド部８を形成できる。

【０１００】図１２に示す変形例の一括モールド部８では、溝部８ａのうち、例えば、６ｍｍ×６ｍｍの大きさのＣＳＰ９用の溝部８ａがＡサイズＣＳＰ用溝部１８であり、１２ｍｍ×１２ｍｍの大きさのＣＳＰ９用の溝部８ａがＢサイズＣＳＰ用溝部１９となっており、それぞれのＣＳＰ９の大きさに応じて溝部８ａに沿ってダイシングを行う。

【０１０１】これによって、一括モールド部８に複数種類のＣＳＰサイズのそれぞれのダイシングライン７ｂに対応した溝部８ａ（図１２ではＡサイズＣＳＰ用溝部１８とＢサイズＣＳＰ用溝部１９のこと）を形成できるため、ＣＳＰ９の種々の大きさに対応させて１つのモールド金型１３を用いることができ、その結果、ＣＳＰ９のサイズに関係なくモールド金型１３の共通化を図ることができる。

【０１０２】また、前記実施の形態では、一括モールド部８における溝部８ａが、ダイシングライン７ｂに対応した箇所のみに形成されている場合を説明したが、溝部８ａは、図１３の変形例の一括モールド部８に示すように、ダイシングライン７ｂ（図５参照）に対応した箇所のみに限らず、これに加えてその内側領域に形成してもよい。

【０１０３】すなわち、キャビティ形成面１３ａにダイシングライン７ｂおよびその周囲に対応した複数の凸部１３ｃが設けられたモールド金型１３を用いて一括モールドを行うものであり、表面のダイシングライン７ｂに対応した箇所とその内側領域とに溝部８ａが形成された一括モールド部８を形成するものである。

【０１０４】図１３に示す変形例の一括モールド部８では、ダイシングライン７ｂに対応した箇所の格子状の溝部８ａの内側領域に網の目状（メッシュ状）の溝部８ａを形成したものである。

【０１０５】これにより、一括モールド部８が形成される際にその表面のダイシングライン７ｂに対応した箇所とさらにその内側領域とに溝部８ａが形成されるため、ダイシングライン７ｂの溝部８ａだけでなくその内側領域に形成された溝部８ａによってもモールド樹脂１４の硬化収縮時の引っ張り応力を低減することができ、したがって、一括モールド部８の反りをさらに低減できる。

【０１０６】また、一括モールド部８に形成される溝部８ａの深さについては、１種類に限らず、例えば、ダイシングライン７ｂに対応する箇所とそれ以外の箇所とで深さを変えてもよく、溝部８ａの形成箇所ごとに複数種類以上の深さの溝部８ａを形成してもよい。

【０１０７】すなわち、キャビティ形成面１３ａにダイシングライン７ｂおよびその周囲に対応した複数種類の高さの凸部１３ｃが設けられたモールド金型１３を用い、特に、ダイシングライン７ｂに対応した凸部１３ｃがその周囲の凸部１３ｃより高く形成されたモールド金型１３を用いて一括モールドを行うことにより、一括モールド部８の表面のダイシングライン７ｂに対応した箇所とその内側領域とでダイシングライン７ｂに対応した箇所の溝部８ａを内側領域の溝部８ａより深く形成できる。

【０１０８】ただし、ダイシングライン７ｂに対応する箇所以外の箇所すなわちダイシングライン７ｂの内側領域に形成される溝部８ａは、ワイヤ４によって形成されたワイヤループに到達しない深さに形成する。

【０１０９】そこで、図１４に示す変形例の一括モールド部８は、ダイシングライン７ｂに対応した箇所の溝部８ａ（傾斜部６ａ）とその内側領域の溝部８ａとで深さを変えたものであり、ダイシングライン７ｂに対応する溝部８ａ（傾斜部６ａ）を前記内側領域の溝部８ａより深く形成し、かつ前記内側領域に形成される溝部８ａをワイヤループに到達しない深さに形成する。

【０１１０】例えば、図１４の変形例では、一括モールド部８の厚さを0.６ｍｍ程度とすると、傾斜部６ａの深さ（長さ）が、約0.３ｍｍ程度であり、前記内側領域に形成される溝部８ａの深さが約５０～１００μｍ程度である。

【０１１１】これによって、ダイシングライン７ｂに対応した箇所の溝部８ａの方が深さが深いため、ダイシング時にブレード１０によってかかる応力を、ダイシングライン７ｂに対応した溝部８ａにさらに集中させることができ、その結果、一括モールド部８の表面にかかる応力をさらに緩和できる。

【０１１２】したがって、個々のＣＳＰ９の封止部６にクラックが形成されることをさらに防止できる。

【０１１３】また、一括モールド部８においてその表面の前記内側領域に形成される溝部８ａをワイヤ４によるワイヤループに到達しない深さに形成することにより、ワイヤ４を確実に樹脂封止でき、ワイヤ露出を防ぐことができる。

【０１１４】その結果、ＣＳＰ９の品質を向上できる。

【０１１５】また、一括モールド部８の表面に設けられる溝部８ａは、ダイシングライン７ｂに無関係に複数設けられていてもよい。

【０１１６】そこで、図１５に示す変形例の一括モールド部８は、キャビティ形成面１３ａに複数の凸部１３ｃが設けられたモールド金型１３を用いて一括モールドを行った形成されたものである。例えば、一括モールド部８の表面にダイシングライン７ｂに無関係にダイシングライン７ｂとは異なった向きに複数の溝部８ａが設けられている場合であり、細かなピッチで網の目状（メッシュ状）に多数の溝部８ａが形成されいる。

【０１１７】これにより、一括モールド部８の表面に多数の溝部８ａが形成されるため、一括モールド部８の反りを低減できる。さらに、この場合、モールド金型１３においてダイシングライン７ｂに無関係に複数の凸部１３ｃを設けることができるため、ＣＳＰ９の大きさなど

に関わらずモールド金型１３のキャビティ形成面１３ａにほぼ均等に分散させて凸部１３ｃを設けることができる。

【０１１８】したがって、ＣＳＰ９の種々の大きさに対応させて１つのモールド金型１３を用いることができ、これにより、ＣＳＰ９のサイズに関係なくモールド金型１３の共通化を図ることができる。

【０１１９】また、キャビティ形成面１３ａに多数の凸部１３ｃが設けられたモールド金型１３を用いて一括モールドを行うことにより、一括モールド部８が形成される際にその表面に多数の溝部８ａが形成され、その結果、個片化されたＣＳＰ９の封止部６の表面に複数の溝部８ａを形成できる。

【０１２０】これによって、個々のＣＳＰ９における反りも低減できる。

【０１２１】また、前記実施の形態では、デバイス領域７ａが３行×３列にマトリクス配置された多数個取り基板７を用いた場合を説明したが、例えば、３行×５列（または５行×３列でもよい）のマトリクス配置された長方形の多数個取り基板７を用いた際には、図１６に示す変形例のように、一括モールド部８が長方形となり、その長手方向に対しての反りが大きくなることが推察される。

【０１２２】そこで、長方形のキャビティ形成面１３ａに２種類の高さ（長手方向に平行な凸部１３ｃと幅方向に平行な凸部１３ｃとで幅方向に平行な凸部１３ｃの方が高さが高い）の格子状の凸部１３ｃが設けられたモールド金型１３を用いて一括モールドを行うことにより、長方形の一括モールド部８においてその表面のダイシングライン７ｂに対応した箇所に長方形の幅方向に平行な溝部８ａ（図１７（ｂ）参照）を長手方向に平行な溝部８ａ（図１７（ａ）参照）より深く形成できる。

【０１２３】これによって、縦横の比率が異なった表面を有する長方形の一括モールド部８の場合であっても、反り易い長手方向の一括モールド部８の反りを低減することができる。

【０１２４】また、前記実施の形態では、複数のデバイス領域７ａがマトリクス配置で形成された多数個取り基板７がフレーム部材１１ａに取り付けられたフレーム搬送体１１を用いてＣＳＰ９を製造する場合について説明したが、フレーム搬送体１１は必ずしも用いなくてもよく、多数個取り基板７のみを用いて一括モールドを行ってもよい。

【０１２５】この場合、多連ベース基板１２の周囲部に開口部を設けるなどして、多連ベース基板１２自体に搬送体としての機能を持たせることにより、フレーム搬送体１１を有する多数個取り基板７の代わりとすることができる。

【０１２６】また、前記実施の形態では、一括モールド部８に溝部８ａを形成する際に、キャビティ形成面１３ａに凸部１３ｃが設けられたモールド金型１３を用いてモールド工程で溝部８ａを形成する場合について説明したが、一括モールドによって樹脂封止を行い、モールド樹脂１４を硬化させて一括モールド部８を形成した後にその表面の所望箇所に溝部８ａを形成してもよい。

【０１２７】その際、外部端子である半田ボール３（バンプ電極）のテープ基板２への取り付け前にダイシング用のブレード１０によって溝部８ａ形成を行うことが好ましい。

【０１２８】すなわち、ブレード１０を備えたダイシング装置によって、一括モールド後、ボール付けの前に一括モールド部８に溝部８ａを形成するものである。

【０１２９】この方法によると、樹脂硬化時のレジン収縮によって発生する応力に伴って一括モールド部８に反りが発生するが、その後の半田ボール３の搭載やダイシング工程の前に溝部８ａを形成し、前記応力を開放して反りを低減することにより、前記実施の形態の場合とほぼ同様の作用効果を得ることができる。

【０１３０】また、前記実施の形態では、一括モールドが、モールド金型１３を用いたトランスファーモールドによって行われる場合について説明したが、前記一括モールドは、ポッティング樹脂を塗布して行うポッティング方式であってもよい。

【０１３１】すなわち、多数個取り基板７のチップ支持面２ａ側において複数のデバイス領域７ａを一括に覆うようにポッティング樹脂を塗布して前記ポッティング樹脂によって半導体チップ１を樹脂封止して一括モールド部８を形成し、その後、一括モールド部８の表面に溝部８ａを形成するものである。

【０１３２】また、前記実施の形態では、テープ基板２が、ポリイミドなどの薄膜の基板からなる場合を説明したが、テープ基板２は、ポリイミド以外の他の材質のものであってもよい。

【０１３３】さらに、前記実施の形態では、半導体装置がＣＳＰ９の場合について説明したが、前記半導体装置は、複数のテープ基板２を有する多数個取り基板７を用いて一括モールド後に、ダイシングされて個片化されるタイプの半導体装置であれば、ＣＳＰ９以外のＢＧＡなどの他の半導体装置であってもよい。

【０１３４】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【０１３５】（１）．キャビティ形成面に凸部が設けられたモールド金型を用いて一括モールドを行うことにより、一括封止部の表面に溝部が形成される。したがって、モールド樹脂の硬化収縮時の表面の引っ張り応力を低減することができ、樹脂硬化後の一括封止部の反りを低減できる。これにより、モールド後の製造工程における組み立て性を向上できる。その結果、半導体装置の歩

留りを向上でき、これによって、原価低減化を図ることができる。

【０１３６】（２）．モールド後の製造工程における組み立て性を向上できるため、品質上のトラブルの発生も低減でき、半導体装置の品質向上を図ることができる。

【０１３７】（３）．キャビティ形成面に複数の凸部が設けられたモールド金型を用いて一括モールドを行うことにより、一括封止部の反りを低減できるとともに、この場合、ダイシングラインに無関係に複数の凸部を設けることができるため、半導体装置のサイズに関係なくモールド金型の共通化を図ることができる。

【０１３８】（４）．キャビティ形成面に複数の凸部が設けられたモールド金型を用いて一括モールドを行うことにより、個片化された半導体装置の封止部の表面に複数の溝部を形成できる。その結果、個々の半導体装置における反りも低減できる。

【０１３９】（５）．一括封止部においてダイシングラインに対応した箇所に溝部が形成されることにより、モールド後のダイシング工程でブレードの押し付け力によって一括封止部に付与される応力を、ダイシングラインに対応した溝部に集中させることができる。これにより、一括封止部の表面にかかる応力を緩和できるとともに、クラックが形成されるとしてもダイシングラインに対応した溝部に形成できる。その結果、個々の半導体装置の封止部にクラックが形成されることを防止できる。

【０１４０】（６）．キャビティ形成面に複数種類の半導体装置サイズのダイシングラインに対応した格子状の凸部が設けられたモールド金型を用いて一括モールドを行うことにより、一括封止部に複数種類の半導体装置サイズのそれぞれのダイシングラインに対応した溝部を形成できる。これにより、半導体装置の種々の大きさに対応させて１つのモールド金型を用いることができ、その結果、半導体装置のサイズに関係なくモールド金型の共通化を図ることができる。

【０１４１】（７）．長方形のキャビティ形成面に２種類の高さの格子状の凸部が設けられたモールド金型を用いて一括モールドを行うことにより、一括封止部の長方形のダイシングラインに対応した箇所に長方形の幅方向に平行な溝部を長手方向に平行な溝部より深く形成できる。これによって、長方形の一括封止部の場合であっても、反り易い長手方向の一括封止部の反りを低減することができる。

【図面の簡単な説明】

【図１】（ａ），（ｂ）は本発明の実施の形態の半導体装置の製造方法によって組み立てられる半導体装置（ＣＳＰ）の構造の一例を示す図であり、（ａ）は平面図、（ｂ）は底面図である。

【図２】図１に示すＣＳＰの構造を示す断面図である。

【図３】（ａ），（ｂ）は図１に示すＣＳＰの製造に用いられるチップ支持基板の構造の一例を示す図であり、（ａ）は平面図、（ｂ）はＡ部の詳細構造を示す拡大部分平面図である。

【図４】図１に示すＣＳＰの製造における組み立て手順の一例を示す製造プロセスフロー図である。

【図５】図１に示すＣＳＰの製造に用いられるフレーム搬送体の構造とその組み立て方法の一例を示す部分平面図である。

【図６】図１に示すＣＳＰの製造方法におけるダイボンディング状態の一例を示す部分断面図である。

【図７】図１に示すＣＳＰの製造方法におけるワイヤボンディング状態の一例を示す部分断面図である。

【図８】（ａ），（ｂ）は図１に示すＣＳＰの製造方法における一括モールド状態の一例を示す断面図であり、（ａ）はモールド樹脂充填時、（ｂ）は樹脂硬化時である。

【図９】図１に示すＣＳＰの製造方法における一括モールド後のフレーム搬送体の状態の一例を示す部分拡大平面図である。

【図１０】図１に示すＣＳＰの製造方法におけるバンプ搭載後の状態の一例を示す側面図である。

【図１１】（ａ），（ｂ）は図１に示すＣＳＰの製造方法におけるダイシング状態の一例を示す断面図であり、（ａ）はダイシング前、（ｂ）はダイシング後である。

【図１２】図１１に示す一括封止部に対する変形例の一括封止部の構造を示す平面図である。

【図１３】図１１に示す一括封止部に対する変形例の一括封止部の構造を示す平面図である。

【図１４】図１に示すＣＳＰに対する変形例のＣＳＰの構造を示す断面図である。

【図１５】図１１に示す一括封止部に対する変形例の一括封止部の構造を示す平面図である。

【図１６】図１１に示す一括封止部に対する変形例の一括封止部の構造を示す平面図である。

【図１７】（ａ），（ｂ）は図１６に示す変形例の一括封止部の断面構造を示す部分拡大断面図であり、（ａ）は図１６のＢ－Ｂ線に沿う断面、（ｂ）は図１６のＣ－Ｃ線に沿う断面である。

【符号の説明】

１　半導体チップ
１ａ　パッド（表面電極）
１ｂ　主面
１ｃ　裏面
２　テープ基板（チップ支持基板）
２ａ　チップ支持面
２ｂ　裏面（反対側の面）
２ｃ　接続端子（電極）
２ｄ　配線部
２ｅ　バンプランド
２ｆ　貫通孔
３　半田ボール（バンプ電極）

25

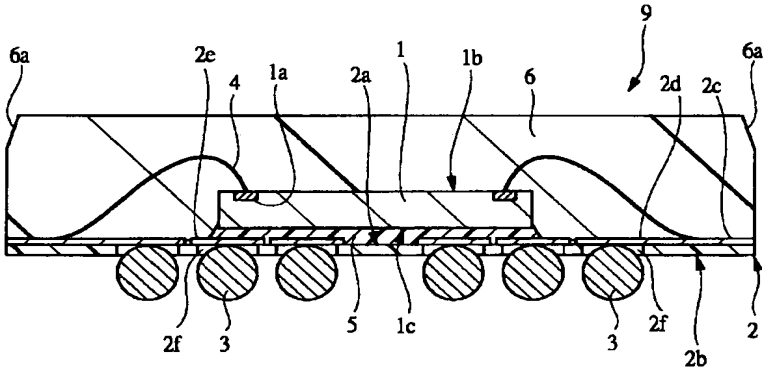
４　ワイヤ（導通部材）
５　ダイボンド材
６　封止部
６ａ　傾斜部
７　多数個取り基板
７ａ　デバイス領域
７ｂ　ダイシングライン
８　一括モールド部（一括封止部）
８ａ　溝部
９　ＣＳＰ（半導体装置）
１０　ブレード
１１　フレーム搬送体
１１ａ　フレーム部材

26

１２　多連ベース基板
１３　モールド金型
１３ａ　キャビティ形成面
１３ｂ　キャビティ
１３ｃ　凸部
１３ｄ　上型
１３ｅ　下型
１４　モールド樹脂
１５　ランナ
１６　ダイシングテープ
１７　レジン収縮
１８　ＡサイズＣＳＰ用溝部
１９　ＢサイズＣＳＰ用溝部

【図２】

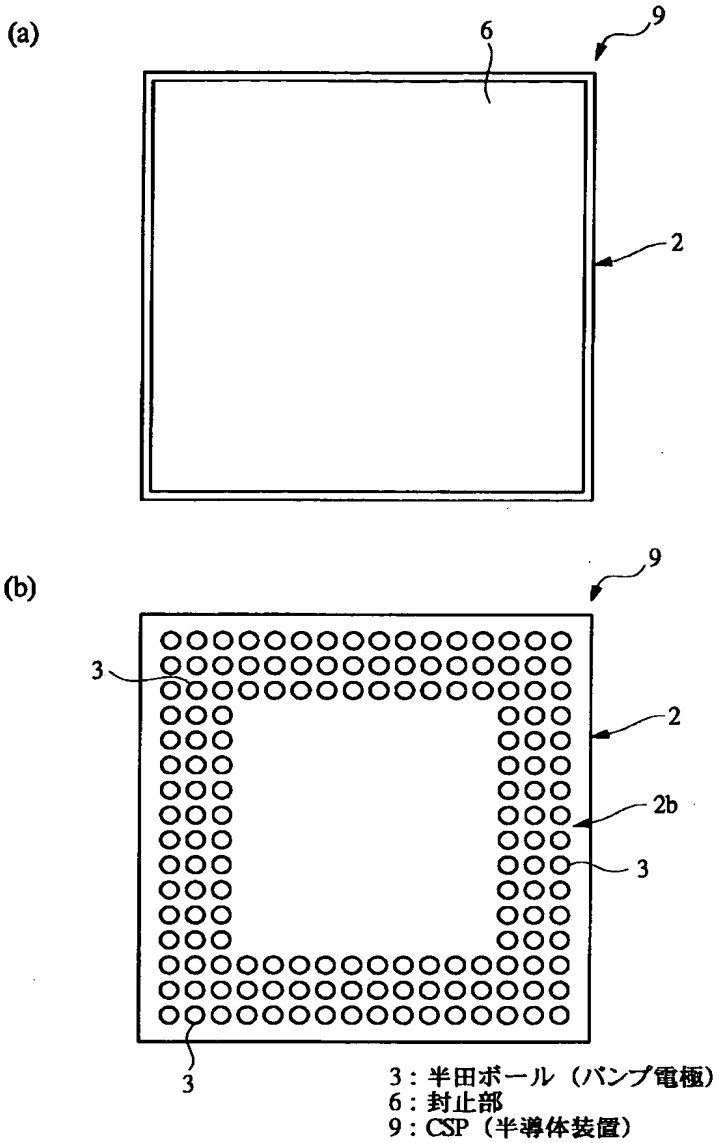
図 2



1a：パッド（表面電極）
2c：接続端子（電極）

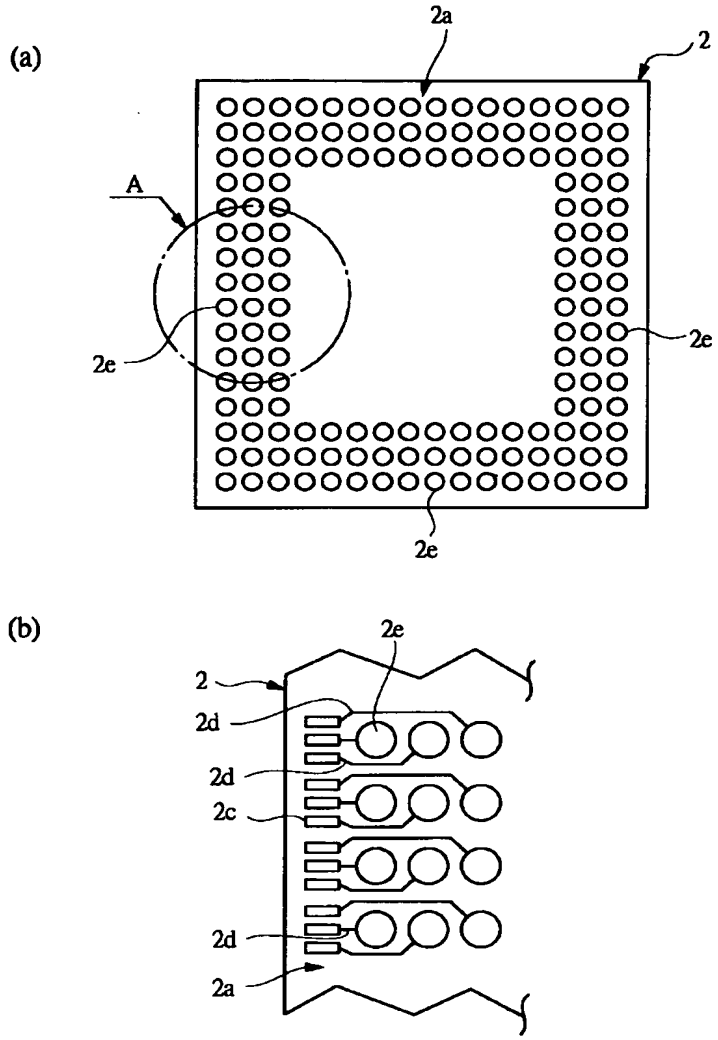
【図１】

図 1



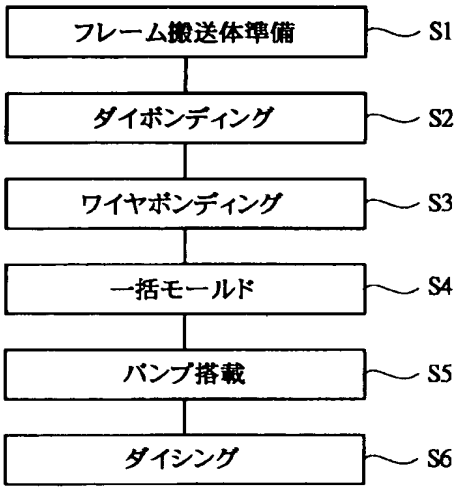
【図３】

図 3



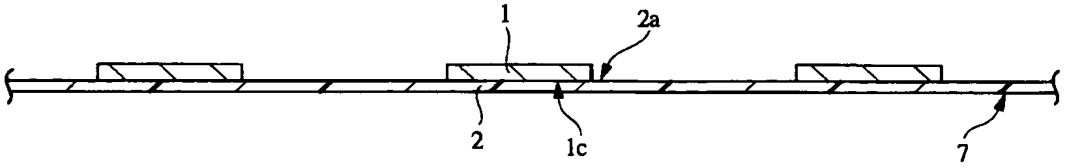
【図４】

図 4


フレーム搬送体準備
S1
ダイボンディング
S2
ワイヤボンディング
S3
一括モールド
S4
バンプ搭載
S5
ダイシング
S6

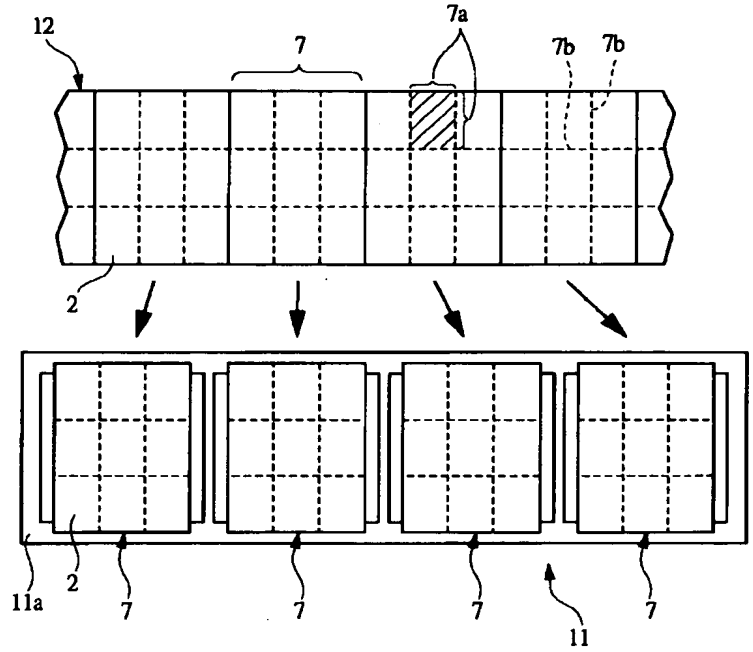
【図６】

図 6


1
2a
2
1c
7

【図５】

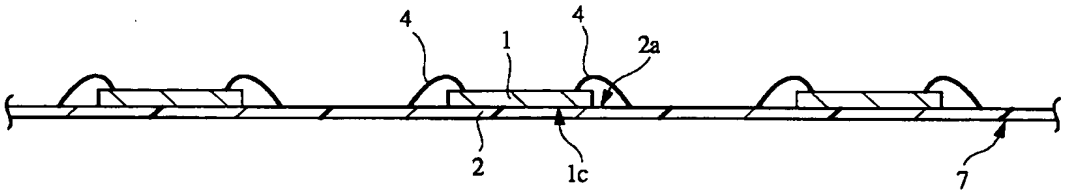
図 5



7a：デバイス領域
7b：ダイシングライン
11：フレーム搬送体
11a：フレーム部材

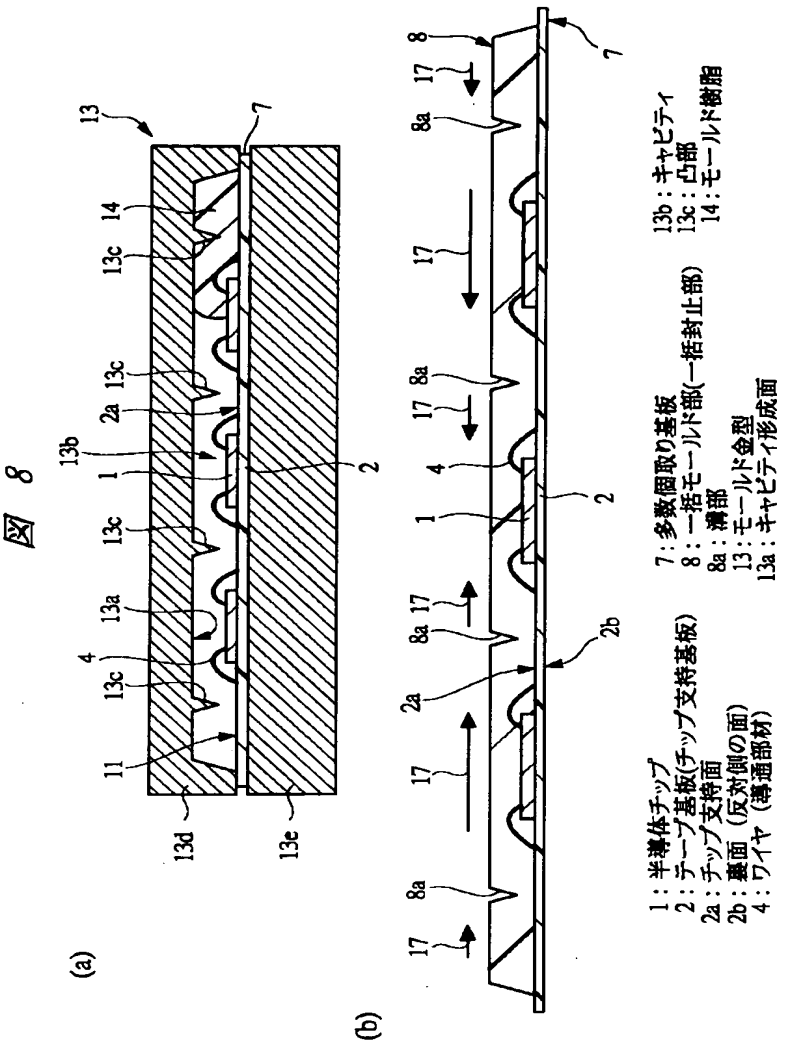
【図７】

図 7



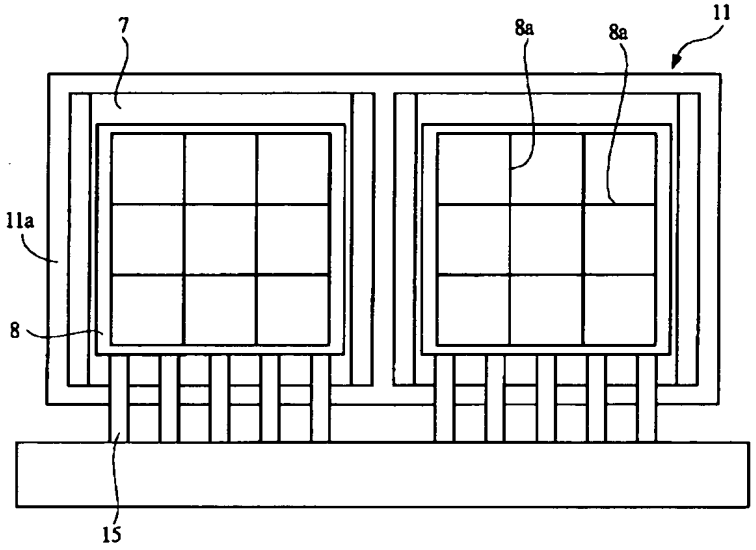
【図８】

図 8


(a)
(b)
13
7
14
13c
2a
13b
1
2
13a
4
11
13d
13e
8
17
8a
2b
1：半導体チップ
2：テープ基板(チップ支持基板)
2a：チップ支持面
2b：裏面（反対側の面）
4：ワイヤ（導通部材）
7：多数個取り基板
8：一括モールド部(一括封止部)
8a：溝部
13：モールド金型
13a：キャビティ形成面
13b：キャビティ
13c：凸部
14：モールド樹脂

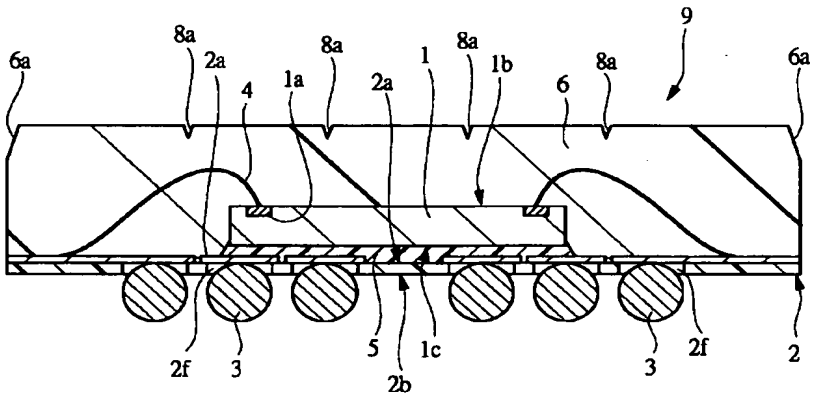
【図９】

図 9



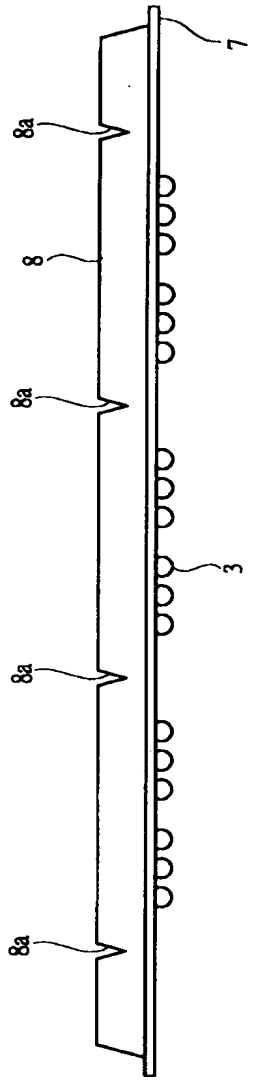
【図１４】

図 14



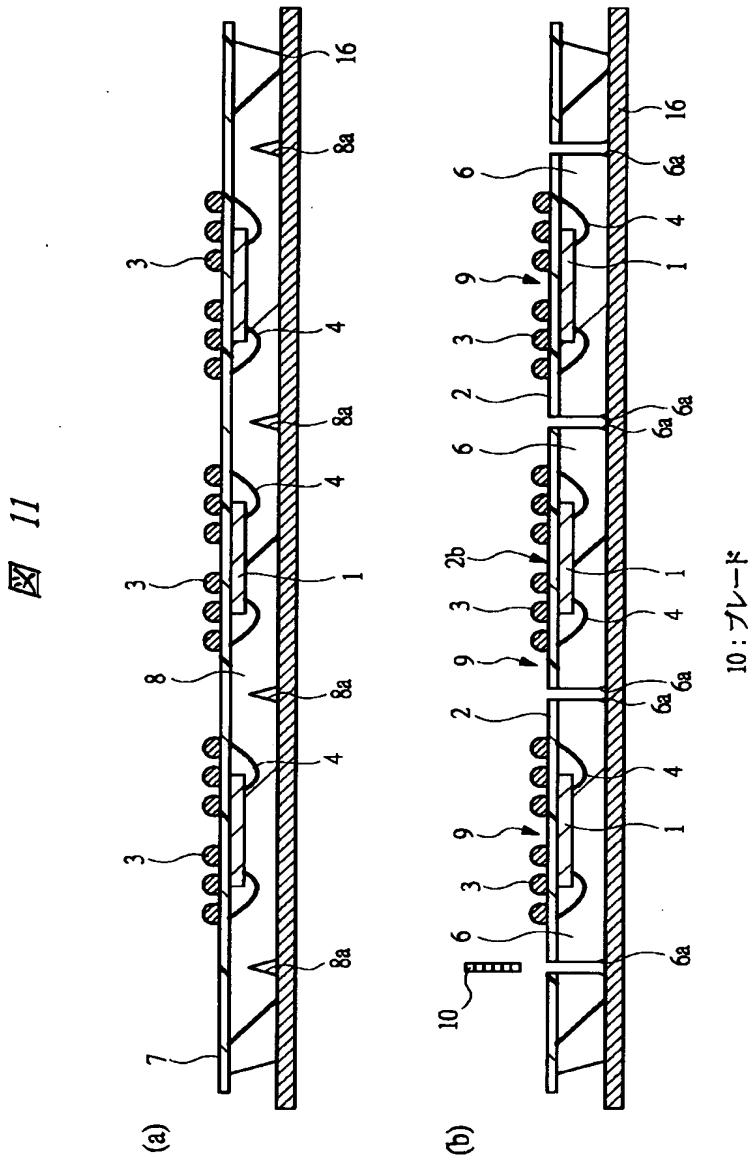
【図１０】

図 10



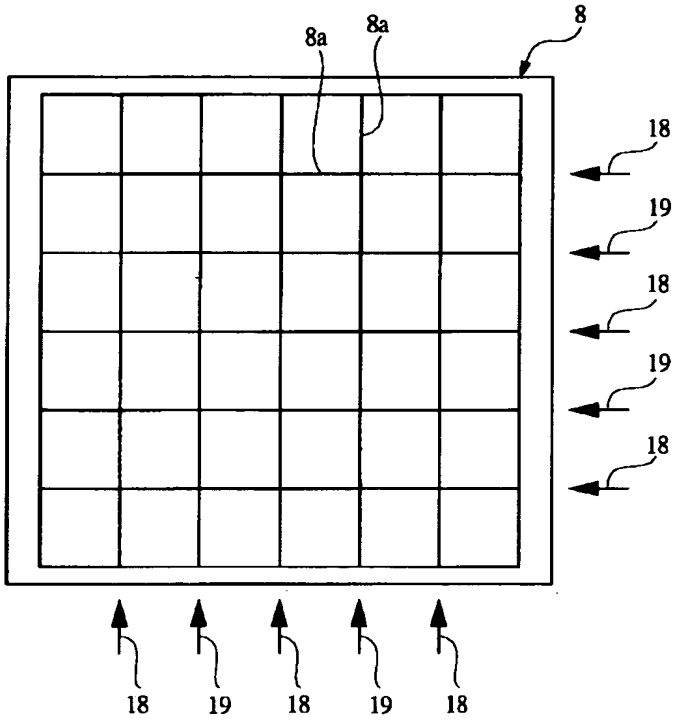
【図１１】

図 11



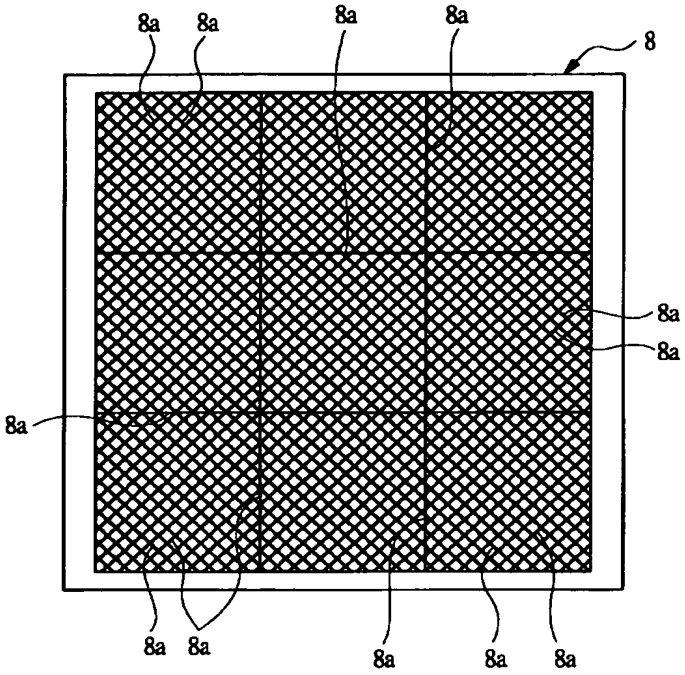
【図１２】

図 12



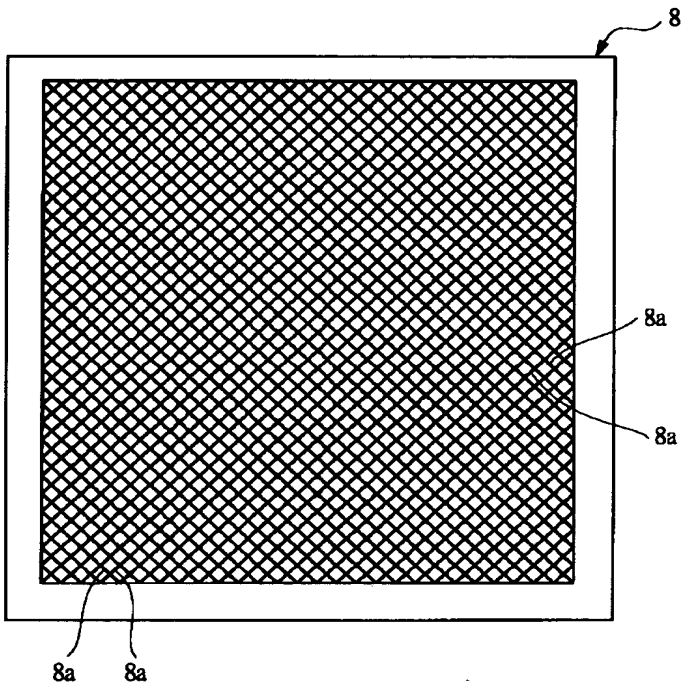
【図１３】

図 13



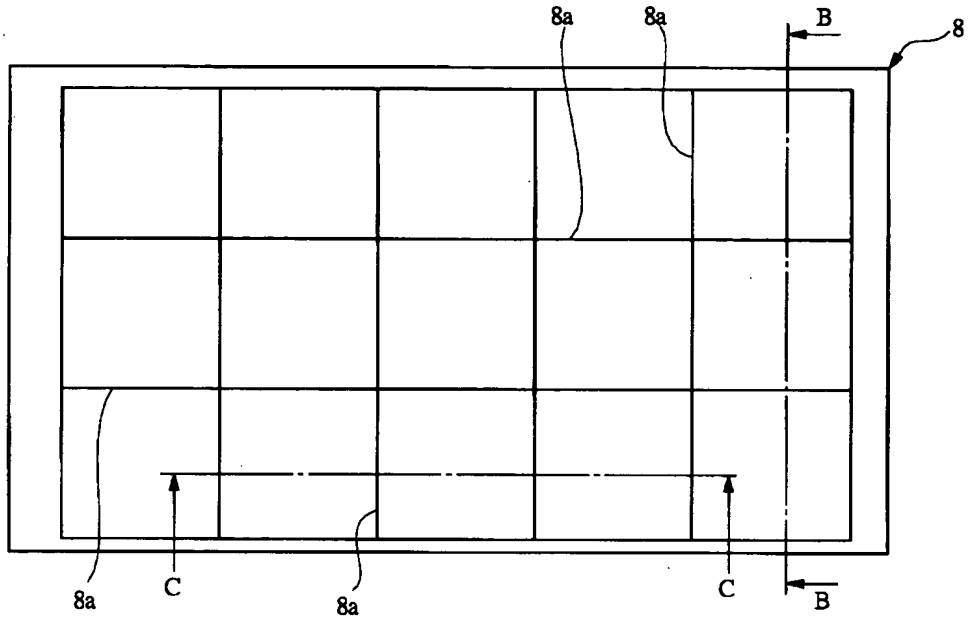
【図１５】

図 15



【図１６】

図 16



【図１７】

図 17

